

Моделирование МОП транзисторов

МЕТОДОЛОГИЧЕСКИЙ АСПЕКТ

В. Денисенко, к.т.н.,

Victor@RLDA.ru

Преодоление полупроводниковой технологией 0,25-микронного рубежа предъявило новые требования к системам моделирования ИС. Теперь даже цифровые ИС требуют детального схемотехнического моделирования с применением точных компактных моделей. В статье описаны методологические проблемы построения компактных моделей МОП транзисторов.

ВВЕДЕНИЕ

Пригодность модели для замещения компонента электрической цепи с целью ее машинного моделирования является главным отличительным признаком *компактных моделей*. Основным противоречием, которое преодолевается при разработке компактной модели, является противоречие между точностью и сложностью. Термин "компактная модель" является общепризнанным в зарубежной литературе и отражает основное требование к таким моделям - требование вычислительной простоты (компактности). В отечественной литературе компактные модели называют также электрическими моделями, подчеркивая тем самым их назначение – моделирование электрических цепей. Используется также термин "компонентная модель", поскольку она служит для моделирования прибора как компонента электрической цепи.

В отличие от *физико-технологических моделей*, которые отражают физические процессы, протекающие в полупроводниковых приборах, и описываются системой дифференциальных уравнений в частных производных, компактные модели отражают поведение прибора только относительно его внешних зажимов и описываются системой обыкновенных дифференциальных уравнений.

К компактным моделям не относятся также достаточно сложные математические модели, описывающие физические процессы в МОП транзисторах. Эти модели служат для объяснения и глубокого аналитического исследования транзисторных структур с целью их оптимального конструирования и создания элементной базы нового поколения. Примерами являются модели, описанные в работах [1, 2].

Существуют также очень простые модели для ручных аналитических расчетов, которые широко используются для синтеза электрических цепей, для мысленного анализа принципов их работы, для изобретения новых схемных решений [3]. Их также не относят к компактным моделям.

Компактные модели делятся на *физические и формальные*. Физические модели создаются в результате анализа физических процессов, протекающих в приборе с упро-

щенной (модельной) геометрией, с упрощенным распределением легирующих примесей, в одномерном, квазидвумерном или квазитрехмерном приближении. При получении таких моделей используется множество других упрощающих предположений: о диапазоне применимости, о погрешности аппроксимации, о постоянстве параметров и др. Детальное исследование физических процессов и строгое обоснование сделанных допущений очень важно для создания простой и одновременно точной компактной модели. Несмотря на множество упрощающих предположений, физические модели сохраняют физический смысл своих параметров и часто позволяют установить связь этих параметров с основными параметрами технологического процесса. Примерами физических моделей являются BSIM3 [4], EKV [5], HSPICE Level 28 [6].

В отличие от физических, формальные модели строятся на основе формального сходства между поведением модели и объекта относительно внешних выводов. При этом уравнения модели выводятся не из физических представлений о работе прибора, а путем экспертного подбора функциональных зависимостей для наилучшей аппроксимации вольтамперных и вольтфарадных характеристик. Для получения таких моделей широко используются методы среднеквадратической подгонки параметров уравнений с целью минимизации погрешности моделирования. Примером формальной модели является широко известная малосигнальная модель транзистора в виде линейного четырехполюсника, модель Level 3 программы SPICE [7], кусочно-линейные модели Чуа [8,9], модель Ангелова [10]. Предельно упрощенными разновидностями формальных моделей являются *модели переключательного уровня*, которые используются для упрощенного моделирования цифровых СБИС [11].

В практике схемотехнического моделирования долгое время использовались как формальные, так и физические модели, однако, последние 10 лет и в настоящее время подавляющее большинство разработчиков СБИС применяют исключительно физические модели, поскольку только они позволяют прогнозировать поведение транзистора при изменении его геометрии и электрофизических параметров.

Особое место занимают *табличные модели*, которые являются формальными по способу их получения, но существенно более точными, чем физические. Табличные модели состоят из таблицы, в которой хранятся экспериментально полученные точки вольтамперных и вольтфарадных характеристик, и алгоритма их извлечения и обработки. Основной и трудноразрешимой проблемой табличных моделей является сокращение требуемого объема памяти, сглаживание экспериментальных данных и обес-

Таблица 1. Свойства моделей различных типов

	Физико-технологические	Физические	Формальные	Табличные	Полунатурные
Масштабируемость	Отличная	Хорошая	Плохая	Плохая	Хорошая
Простота	Плохая	Удовл.	Хорошая	Отличная	Отличная
Предсказательная способность	Отличная	Хорошая	Плохая	Плохая	Удовл.
Точность	Отличная	Хорошая	Хорошая	Хорошая	Отличная
Достоверность	Хорошая	Удовл.	Удовл.	Хорошая	Отличная
Вычислительная эффективность	Плохая	Удовл.	Хорошая	Отличная	Хорошая
Число параметров	Малое	Огромное	Большое	Малое	Малое
Физичность параметров	Отличная	Хорошая	Плохая	Плохая	Хорошая
Простота экстракции параметров	Плохая	Удовл.	Хорошая	Отличная	Отличная
Возможность быстрой разработки	Плохая	Плохая	Хорошая	Отличная	Отличная

печение связи результатов моделирования с параметрами техпроцесса и геометрией прибора.

Компактные модели могут быть *математическими и полунатурными*. Математические модели описываются системой дифференциальных уравнений и реализуются в виде программы, выполняемой компьютером. Полунатурные модели представляют собой реальный прибор (натуру), и программу, обеспечивающую связь реального прибора с программами моделирования электрических цепей. Примером полунатурных моделей являются компоненты, используемые для быстрого макетирования (см. гл.1) и модели, описанные в [14].

Компактные модели могут быть *программными и аппаратными*. Программные модели реализуются на универсальных компьютерах и представляют собой часть программы моделирования, выполненную, например, в виде DLL-библиотеки. Аппаратные модели строятся в виде специализированного устройства, в котором информация о модели отражена в структуре электрических связей между его функциональными блоками. Примером аппаратных моделей являются нейронные модели транзистора [12], табличные аппаратные модели [13], полунатурные модели [14].

Компактные модели можно также разделить на *закрытые, частные и открытые*. Уравнения закрытых моделей известны только собственнику модели. Уравнения частных моделей доступны всем, но контролируются ее собственником, как, например, в случае модели HSPICE Level 28. Открытые модели имеют общедоступные уравнения или исходные тексты программы; каждый может их модифицировать, указав при этом отличие от оригинала. Примером открытых моделей являются модели Level 1-3 и все версии модели BSIM, исходные коды которых, уравнения и отчеты о найденных ошибках можно найти на вебсайте Калифорнийского университета в Беркли или выписать почтой. Интересно отметить, что именно открытые модели нашли наиболее широкое применение в полупроводниковой индустрии.

Существенное влияние на развитие компактных моделей оказала возможность их автономного описания в виде законченного программного модуля, например, в виде DLL-библиотеки. Это позволило создавать коммерческие версии моделей, не затрачивая усилия на разработку программы схемотехнического проектирования.

Всю историю развития области схемотехнического моделирования, которая насчитывает уже более 30 лет, возможности компактных моделей отставали от быстро растущих потребностей электронной промышленности. Особенно жесткие требования к ним предъявила 0,25-микронная и последующие технологии, когда оказалось, что огромная индустрия цифровых

СБИС и систем на кристалле уже не может использовать упрощенные модели переключательного уровня и должна применять более точные компактные модели и детальное (SPICE-подобное) моделирование [15].

Необходимыми условиями существования компактной модели является ее постоянное финансирование и наличие коллектива, обеспечивающего консультации, обучение, устранение выявленных ошибок и модификацию модели в соответствии с новыми требованиями постоянно изменяющейся технологии. Обычно компактные модели разрабатываются разрозненными исследовательскими группами в университетах, в полупроводниковых компаниях и в госбюджетных организациях.

ЗАДАЧИ, РЕШАЕМЫЕ С ПОМОЩЬЮ КОМПАКТНЫХ МОДЕЛЕЙ

Основной группой пользователей компактных моделей являются схемотехники, проектирующие ИС, и технологи, разрабатывающие процесс ее изготовления. С помощью компактных моделей решаются следующие задачи:

- a) на этапе проектирования:
 - a. проверка функционирования электрической цепи;
 - b. анализ чувствительности цепи к изменению параметров ее элементов;
 - c. прогнозирование характеристик цепи при изменении техпроцесса и размеров элементов;
- b) после того, как цепь синтезирована:
 - a. оптимизация параметров элементов;
 - b. расчет статистических характеристик цепи при известных статистических характеристиках транзисторов;
- c) перед передачей проекта в кремниевую мастерскую:

- a. верификация проекта с учетом паразитных элементов;
- d) в кремниевой мастерской:
 - a. определение стабильности техпроцесса;
 - b. разработка новых транзисторов;
 - c. прогнозирование характеристик ИС при изменении техпроцесса и размеров элементов;
- e) перенос информации о техпроцессе между кремниевой мастерской и проектировщиками ИС.

Для решения каждой из этих задач от модели требуются различные свойства. Проверку функционирования, которая состоит в получении ответа на вопрос, работает устройство, или нет, можно выполнить с помощью достаточно простых моделей. Верификация проекта требует более точной модели, поскольку этот этап является заключительным перед изготовлением ИС. Анализ чувствительности требует точного знания характеристик на малом сигнале. Оптимизация требует высокого быстродействия модели. Для статистического моделирования необходимо, чтобы модель точно отражала входящие в нее зависимости от технологических параметров. Технологам желательно, чтобы модель точно предсказывала поведение транзистора при изменении параметров техпроцесса. Группы проектировщиков отделены тысячами километров от кремниевой мастерской, и носителем технологической информации между ними являются параметры компактных моделей. Поэтому от модели требуется высокая достоверность, поскольку ошибки в передаче информации выливаются в огромные финансовые потери после изготовления фотошаблонов и партии ИС.

Несмотря на различие требований, экономически целесообразнее поддерживать только одну универсальную модель, а не множество разных. Поэтому "хорошая" модель

Таблица 2. Пять крупнейших кремниевых мастерских в 2002 году [69]

Место в 2002 г	Компания	Объем продаж, млн. долл.	Доля рынка	Местоположение заводов
1	TSMC	4650	41,5%	Тайвань
2	UMC	1953	17,4%	Тайвань, Сингапур
3	IBM Micro	700	6,2%	США, Япония, Италия
4	Chartered	485	4,3%	Сингапур
5	Dongbu/Anam	246	2,2%	Южная Корея

должна быть создана на основе компромисса между многими противоречивыми требованиями.

ВЗАИМОДЕЙСТВИЕ МЕЖДУ КРЕМНИЕВОЙ МАСТЕРСКОЙ, ПРОЕКТИРОВЩИКАМИ ИС И РАЗРАБОТЧИКАМИ МОДЕЛЕЙ

Процессы проектирования и производства ИС в большинстве случаев разделены в пространстве: производство выполняется преимущественно в Юго-Восточной Азии (табл.2), разработка с последующим размещением производства в кремниевых мастерских ведется по всему миру, в том числе несколько десятков мелких фирм имеется в России. Очень распространенной стала организация бизнеса, при которой разработкой ИС занимаются небольшие фирмы, не имеющие своих кремниевых производств (Fabless semiconductor companies).

Таким образом, между разработчиками и кремниевыми мастерскими должен быть надежный канал передачи информации о проекте и техпроцессе, исключающий возможность изготовления неработоспособных ИС по причине искажения информации.

Информацию о техпроцессе получают с помощью тестовых чипов, которые разрабатывает кремниевая мастерская для отработки техпроцесса или компания, специализирующаяся на разработке тестовых кристаллов. Часто их разрабатывают сами проектировщики ИС, которые не доверяют данным, полученным из кремниевой мастерской. Тестовый кристалл является первичным источником информации о техпроцессе. Далее его используют для получения параметров компактных моделей, включая статистические параметры [16], которые передаются проектировщикам ИС. Если при моделировании ИС разработчик использует параметры моделей, полученные из кремниевой мастерской, то последняя гарантирует работоспособность спроектированных кристаллов.

Таким образом, параметры моделей являются носителем информации о техпроцессе, а компактная модель играет роль моста между кремниевой мастерской и проек-

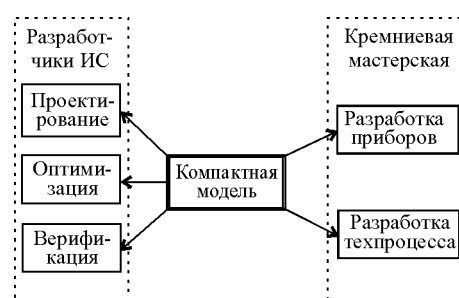


Рис. 1. Компактная модель служит мостом между разработчиками ИС и кремниевой мастерской [23].

тировщиками ИС (рис. 1).

Модель может быть использована в трех случаях: когда еще нет технологии, когда технология есть, но еще нет стабильности, и когда технология стабильна [17].

В первом случае используется свойство компактных моделей предсказывать поведение транзистора при изменении техпроцесса. Параметры моделей берут из ранее освоенных сходных техпроцессов и корректируют в них параметры, которые должны измениться для вновь осваиваемого процесса, например, толщину окисла, поро-

говое напряжение, уход длины и ширины канала от размеров по фотшаблону.

Когда техпроцесс уже отрабатывается, но еще нет стабильности, модель получается гораздо точнее, поскольку она основана на экспериментальных данных. Эта модель позволяет получить характеристики ИС для наихудшего и наилучшего случаев.

При отлаженном и стабильном техпроцессе компактная модель получается наиболее точной. Она используется схемотехниками и технологами для увеличения выхода годных кристаллов, для проектирования новых ИС, а также для наблюдения за техпроцессом и его дальнейшей отработки.

ВСТРАИВАНИЕ КОМПАКТНЫХ МОДЕЛЕЙ В СИСТЕМЫ СХЕМОТЕХНИЧЕСКОГО МОДЕЛИРОВАНИЯ

Первые коммерческие модели МОП транзисторов Level 2 и Level 3 были созданы той же командой разработчиков, которая проектировала SPICE, однако в наше время разработка моделей выполняется отдельными группами специалистов, что вызвано высокой сложностью моделей субмикронных транзисторов.

При встраивании модели в программу схемотехнического моделирования возникают проблемы, вызванные большим объемом и сложностью программного кода. Следствием этого являются ошибки при инсталляции, внесении поправок в модели, при замене версий и тестировании. Проблема усложняется еще и тем, что модель не может быть скомпилирована самостоятельно, отдельно от программы схемотехнического моделирования. Встраивание в систему и тестирование модели требует несколько человеко-месяцев [18]. Поэтому для инсталляции новых моделей в готовые системы схемотехнического проектирования некоторые фирмы предлагают специальные интерфейсы к компактным моделям [15].

В последнее время появились работы [19, 20] по унификации процесса встраивания модели в программу моделирования. Наиболее интересен подход, основанный на применении языков описания аналоговых и аналого-цифровых схем Verilog-AMS [20, 21] и VHDL-AMS [22]. Эти языки являются стандартными (см. www.accellera.org, www.eda.org/verilog-ams) и поддерживаются многими программами схемотехнического моделирования.

АВТОМАТИЧЕСКАЯ ГЕНЕРАЦИЯ МОДЕЛЕЙ

После освоения нанометровой технологии продолжительность разработки компактных моделей стала очень критическим параметром. Внедрение модели в полупроводниковую индустрию требует 3 года [18], а продолжительность ее разработки составляет 10-50 человеко-лет. Поэтому возникает вопрос о поиске компромисса между временем разработки модели и ее вычислительной эффективностью [23].

Одно из возможных направлений автоматического синтеза моделей основано на моделировании уравнений полупроводника электрической цепью [24, 25, 26, 27]. При этом модель автоматически получается физической, с физическими параметрами. Для уменьшения сложности модели при сохранении точности в работах [26, 27] выполняют аналитическое интегрирование уравнений полупроводника в пределах некоторой секции. Параметры, необходимые для интегрирования, находят с помощью численных физико-топологических моделей.

Однако модель, полученная таким способом, оказывается либо сложнее обычной компактной модели, либо требует такого же тщательного анализа, как и при создании компактной модели традиционным способом. Пока трудно судить о перспективности этого подхода, поскольку в работах [26, 27] рассмотрены только модельные задачи, не позволяющие судить о практическом использовании метода для синтеза компактных моделей субмикронных МОП транзисторов. Вторым недостатком этого метода является применение для идентификации параметров физико-топологических моделей, которые сами по себе имеют много нерешенных проблем. К ним относится отсутствие надежной метрологической базы, трудоемкость калибровки моделей, постоянное появление новых физических эффектов, для учета которых требуется переделка или модификация моделирующих программ. К ограничениям этого метода следует отнести также проблематичность (или чрезмерную трудоемкость) моделирования трехмерных эффектов.

К потенциальным достоинствам метода относится возможность быстрого моделирования приборов, для которых еще не создана модель, эффектов внешних воздействий (магнитного поля, радиации), саморазгрева прибора.

СТАНДАРТИЗАЦИЯ МОДЕЛЕЙ

Количество моделей МОП транзисторов, существующих в настоящее время, превысило 100. Это затрудняет взаимодействие разработчиков с кремниевыми мастерскими, усложняет средства идентификации параметров, не позволяет сконцентрировать финансы на решении наиболее важных проблем моделирования и делает сложным сопровождение моделей поставщиками программ схемотехнического моделирования. Внедрение каждой новой модели в промышленное использование требует около 3 лет [18]. Поэтому в среде разработчиков и пользователей сформировалась потребность в создании единой модели, которая имела бы хорошие качественные показатели и была совместима со средствами идентификации параметров и различными средствами моделирования. Единая модель необходима также для обеспечения информационного обмена между кремниевыми мастерскими и их заказчиками, между технологическими партнерами, а также между группами разработчиков внутри большой компании.

Для решения перечисленных проблем в декабре 1995 г. в рамках альянса предприятий полупроводниковой промышленности Electronic Industry Alliance (EIA) был создан совет по компактным моделям транзисторов (Com-

ракт Model Council - СМС) [29], в который вошли лидирующие предприятия полупроводниковой индустрии: AMD (Advanced Micro Devices), Analog Devices, Avant!, BTA Technology, Cadence Design System, Conexant System, Hewlett Packard, Hitachi, Motorola, IBM, Intel, Lucent Technology, NEC, Philips System, Texas Instruments и TSMC. Целью совета является стандартизация и решение проблем качества моделей. Ближайшим кандидатом на стандартную модель МОП транзистора была выбрана BSIM3v3 и к настоящему времени она стала первой стандартизированной моделью МОП транзистора. За первые 6 лет работы совета было сделано множество поправок в уравнения моделей, разработаны процедуры их верификации [28]. Работы по усовершенствованию моделей проводятся также в рамках Fabless Semiconductor Association [<http://www.fsa.org>], членами которой являются 148 компаний полупроводниковой промышленности. Вопросы метрологии, аттестации, верификации и тестирования моделей транзисторов разрабатываются также в отделе полупроводниковой электроники Национального института стандартов США (NIST) [<http://ray.eeel.nist.gov/modval.html>].

Сама концепция стандартизации компактных моделей является необычным делом, поскольку уравнения модели инкапсулированы в программное обеспечение, т.е. объект стандартизации непосредственно "не виден". В процессе стандартизации рассматривают такие вопросы, как точность, тестирование, доступность, контроль версий программы, верификация и аттестация, порядок внедрения в промышленное использование. Большинство существующих компактных моделей были разработаны без учета необходимости соответствия перечисленным требованиям и поэтому требуют переработки, чтобы пройти стандартизацию и стать полезными для полупроводниковой индустрии.

СМС сформулировал следующие требования к моделям, которые могут быть выдвинуты в качестве кандидатов для стандартизации [18]:

- общедоступность исходных текстов программ;
- язык программирования модели - Си;
- наличие организационной структуры, обеспечивающей техническую поддержку модели;
- подробно документированная методология экстракции параметров;
- полная документированность всей модели;
- соответствие качественным тестам;
- соответствие количественным тестам;
- наличие параметров для регулировки длины и ширины канала.

Общедоступность исходных текстов программы являлась критерием, которому не смогли удовлетворить многие из представленных на рассмотрение СМС моделей. В частности, наличие исходных текстов модели BSIM3v3 на сайте Калифорнийского университета в Беркли и свободный доступ к исследовательским отчетам во многом способствовали успешному прохождению процедуры стандартизации этой модели.

Для сравнения моделей между собой был выработан комплект качественных и количественных тестов [29]. Модель должна иметь правильное физическое поведение, что определяется по качественным тестам, и иметь хорошую точность по сравнению с измеренными характеристиками. Однако в тестах нет требования по соответствию между тестовым транзистором и характеристиками модели, поскольку погрешность, определенная как максимальное расстояние между ординатами двух кривых, еще не говорит о соответствии модели технологии изготовления ИС. Корректная оценка точности может быть основана только на статистическом описании техпроцесса и модели.

Аттестация модели по требованиям СМС выполняется в три этапа. Первым этапом является аттестация установки модели в программу моделирования. Он выполняется поставщиком средств схемотехнического проектирования по соответствию модели качественным тестам. Результаты моделирования с помощью программы, в которую инсталлирована компактная модель, должны соответствовать результатам моделирования, которые получил разработчик в процессе разработки модели. Соответствие оценивается в широком диапазоне изменения напряжений, размеров приборов и параметров модели.

Второй этап аттестации состоит в оценке качества параметров модели. После экстракции параметров по предлагаемой разработчиком методике характеристики модели должны быть проверены при различных смещениях, температурах и размерах транзистора. Аномалии поведения модели могут быть в виде отрицательных проводимостей, выбросов, нефизического поведения. Ошибки в параметрах моделей являются одной из распространенных причин получения ошибочных результатов в процессе моделирования ИС.

Заключительный этап аттестации выполняется путем сравнения результатов моделирования ИС и измерений с учетом разброса параметров техпроцесса. При моделировании учитывают все паразитные элементы ИС, включая межсоединения и емкости корпуса. Полное моделирование ИС является лучшим способом проверки качества модели. В частности, оно позволяет протестировать и вычислительные свойства модели, включая сходимость и быстрое действие.

ПОКАЗАТЕЛИ КАЧЕСТВА МОДЕЛЕЙ

Компактные модели используются разнообразными группами специалистов, вовлеченных в процесс разработки и производства ИС. Требования к "идеальной модели" у этих групп не совпадают и часто противоречат друг другу. Поэтому разработчики компактных моделей выбирают компромиссные решения, которые могут удовлетворить максимальное число пользователей (табл.3).

Таблица 3. Требования к моделям в зависимости от типа группы пользователей [23]

Свойство модели	Заинтересованная группа пользователей
Точное соответствие физике работы прибора	Разработчики МОП транзисторов
Точность соответствия экспериментальным данным, достоверность	Проектировщики ИС, кремниевые мастерские
Вычислительная эффективность	Проектировщики ИС
Пригодность для различных технологий	Поставщики САПР, кремниевые мастерские
Простота	Проектировщики ИС
Короткое время разработки модели	Разработчики моделей и поставщики САПР
Совместимость с прежними версиями	Проектировщики ИС, разработчики САПР

ТРЕБОВАНИЯ К КОМПАКТНЫМ МОДЕЛЯМ

Ниже приведены требования к компактным моделям, которые соответствуют мнению большинства экспертов, работающих в этой области:

1. Общие требования

- 1.1. Возможность настройки модели на широкий спектр геометрических форм и размеров, технологических и внешних воздействия (масштабируемость).
- 1.2. Структура модели должна быть основана на физике.
- 1.3. Простота и интуитивная понятность для пользователя.
- 1.4. Пригодность одновременно как для цифровых, так и аналоговых цепей.
- 1.5. Пригодность для статистического моделирования.
- 1.6. Предсказательная способность (применимость для экстраполяции по физическим параметрам и геометрии).

2. Требования по степени соответствия объекту

- 2.1. Достаточная для конкретной задачи точность.
- 2.2. Максимально возможная достоверность и информационная емкость.
- 2.3. Физически объяснимое поведение при любых значениях параметров.
- 2.4. Широкий диапазон изменения переменных.

3. Вычислительные свойства

- 3.1. Вычислительная эффективность (быстрота расчета, сходимость алгоритмов в SPICE).
- 3.2. Отсутствие внутренних итерационных циклов.

3.3. Гладкость функций и производных до третьего порядка включительно.

3.4. Гладкость функций по параметрам.

4. Требования к параметрам

4.1. Общее количество параметров должно быть минимальным.

4.2. Число подгоняемых параметров и их чувствительность должны быть минимальными.

4.3. Отсутствие корреляции (избыточности) параметров.

4.4. Параметры должны иметь ясную связь с параметрами техпроцесса и физическую интерпретацию.

4.5. Простота процедуры экстракции параметров.

5. Организационные требования

5.1. Доступность широкому кругу пользователей.

5.2. Хорошая документированность.

5.3. Высокая квалификация персонала, поддерживающего модель.

5.4. Отсутствие высоких требований к квалификации пользователей.

5.5. Пригодность для моделирующих программ разных производителей.

5.6. Возможность быстрой разработки и модификации.

5.7. Совместимость версий одной и той же модели.

5.8. Совместимость разных моделей по параметрам.

5.9. Соответствие стандарту, подтвержденное сертификатом.

5.10. Достаточность финансирования процесса разработки и технической поддержки модели.

Ниже мы поясним смысл этих требований.

Возможность перестройки модели при изменении геометрических размеров транзистора является трудно выполнимым требованием. В частности, модель BSIM2 не имела такой возможности и для того, чтобы моделировать транзисторы разных размеров, она использует так называемый "биннинг" (binning), когда вся область изменения длины и ширины канала делится на прямоугольники, в пределах каждого из которых идентификация параметров выполняется раздельно. Недостатком биннинга является разрывность зависимости параметров от пространственных координат при переходе от одной области к другой, что усложняет использование алгоритмов оптимизации и статистического анализа, требующих гладкости функции или ее производных. Вторым недостатком биннинга является большое количество параметров модели.

Наиболее сложным является учет новых физических эффектов, появляющихся при уменьшении длины канала. Так, модель Level 1 была справедлива только для транзисторов с длиной канала более 5 мкм, Level2 - 2 мкм, Level3 - 1 мкм, BSIM1 - 0,8 мкм, BSIM2 - 0,25 мкм, BSIM3v3 - 0,15 мкм, BSIM4 - менее 100 нм.

МОП транзисторы имеют разнообразие конструкций и изготавливаются по различным технологиям. Одна и та

же компактная модель должна обладать способностью быть настроенной на любую конструкцию и любой техпроцесс путем изменения ее параметров (но не уравнений), доступных пользователю.

Структура модели - это структура ее уравнений и моделирующей (эквивалентной) электрической цепи. Физические модели синтезируют, анализируя различные области полупроводниковой структуры с целью обоснования упрощающих допущений, которые позволили бы получить аналитическое решение уравнений непрерывности, переноса и Пуассона. Такой подход позволяет установить физически обоснованные допущения и установить связь параметров модели с геометрическими и технологическими параметрами транзистора, а также понять физический смысл других параметров, появившихся при синтезе модели. Противоположный метод синтеза состоит в том, что физические процессы в приборе вообще не анализируются; вместо этого экспертным путем подбираются уравнения четырехполосника, которые ведут себя относительно внешних зажимов точно так, как реальный МОП транзистор. Такие модели называются формальными. Имея ограниченный набор элементарных функций, в ходе синтеза модели пытаются получить уравнение, имеющее минимальное количество параметров при максимальной точности аппроксимации экспериментальных характеристик.

Синтез формальных моделей для моделирования ИС в настоящее время не считается перспективным, поскольку он не позволяет установить связь параметров модели с параметрами техпроцесса, а пользователь модели теряет интуицию, без которой невозможно творчество, создание новых полупроводниковых приборов и интегральных схем. Вторым недостатком формальных моделей является их худшая достоверность по сравнению с физическими, поскольку в процессе синтеза физических моделей используются уже проверенные (верифицированные) знания о физике прибора и прослеживается связь компонентов уравнений с физическими процессами. Формальная модель, в отличие от этого, может дать внезапно непредсказуемое поведение ввиду невозможности 100%-ной ее верификации. Модель должна быть физической во всех отношениях, а не аппаратом для подгонки эмпирических уравнений к экспериментальным данным.

Физичность модели тесно связана с простотой и интуитивной понятностью. Простота и понятность модели для пользователя позволяют избежать большого числа ошибок, которые обычно в изобилии возникают на этапах экстракции параметров, моделирования ИС и разработки модели. Кроме того, сопровождение и применение сложных моделей требуют специалистов высокой квалификации, которых очень трудно найти. Если работника для модели с 20 параметрами можно найти за 2 месяца, то специалиста, который сможет работать с моделью, имеющей 400 параметров, надо искать 2 года [17].

Модели для цифровых и аналоговых цепей имеют некоторые различия. Для цифровых цепей не требуется точное моделирование производных тока стока по напряжениям на выводах прибора, что важно для аналоговых схем; не требуется моделирование нелинейных искажений и большой динамический диапазон. Длительное время считалось, что для моделирования цифровых цепей не тре-

буются модели высокой точности и поэтому широко использовались модели переключательного уровня [11]. Однако после преодоления технологического рубежа 0,25 мкм поведение цифровых цепей стало приближаться к поведению аналоговых [15]. Кроме того, большинство современных ИС и систем на кристалле содержат аналоговые блоки. Поэтому одним из требований к "хорошей" модели стала ее пригодность одновременно как для цифровых, так и аналоговых цепей. Наличие одной универсальной модели вместо двух позволяет также снизить издержки на разработку и техническую поддержку без снижения объема продаж и, следовательно, повысить качество модели.

Пригодность модели для *статистического моделирования* означает, что она должна иметь технологические параметры и быть непрерывной по этим параметрам.

Компактная модель должна позволять *предсказывать поведение транзистора* для будущих, еще не созданных технологий. Это становится возможным, если модель синтезирована на основе физических представлений о работе транзистора, имеет физические параметры, хорошо калибрована и имеет высокую точность. Предсказание с помощью компактной модели часто бывает точнее, чем с помощью физико-топологической модели [30] благодаря тому, что компактная модель допускает более точную калибровку по сравнению с физической. Эта способность модели важна для технологов и разработчиков ИС в случаях, когда проектирование техпроцесса и ИС выполняется одновременно.

При изменении параметров идеальная модель должна вести себя точно так, как и объект моделирования. Однако достичь этого очень трудно, поскольку простота модели требует использования упрощающих допущений и введения формальных аппроксимаций. Это приводит к появлению таких нефизических эффектов, как отрицательная проводимость или емкость, разрывность функций, наличие тока при отсутствии напряжения, и т.п. в случаях, когда параметры выходят за допустимые границы. "Хорошая" модель должна иметь физически объяснимое поведение при любых сочетаниях физических или технологических параметров. В противном случае достоверность модели падает, поскольку вероятны ситуации, когда по ошибке пользователь вышел за допустимые границы и получил неверный результат.

Вычислительная эффективность модели зависит от ее сложности и правильного проектирования вычислительного алгоритма. Очень нежелательным является использование внутренних итерационных циклов [5]. Поскольку метод Ньютона-Рафсона, использованный в SPICE, стал стандартом де-факто для схемотехнического моделирования, компактные модели должны описываться гладкими функциями. Этому требованию не удовлетворяют, в частности, большинство моделей первого и второго поколения, которые не использовали сглаживающих функций для "сшивания" линейной области и области насыщения, а также подпороговой области с областью сильной инверсии. Требование гладкости и точности производных связано с бурным развитием радиочастотных ИС, для которых важным параметром является коэффициент нелинейных искажений. Модели для радиочастотных цепей должны точно моделировать третью производную

тока стока по напряжению на затворе (вторую производную от передаточной проводимости), которая определяет интермодуляционные искажения третьего порядка, которые играют важную роль в радиочастотных усилителях [31]. Кроме того, отсутствие гладкости производных ограничивает порядок метода интегрирования системы обыкновенных дифференциальных уравнений в программе SPICE, ухудшает скорость сходимости на постоянном токе и усложняет алгоритмы экстракции параметров.

Количество параметров модели обычно связано с количеством моделируемых физических эффектов. Добавление в модель одного физического эффекта требует введения 1-3 новых параметров. С другой стороны, с точки зрения пользователя достаточно иметь только технологические и геометрические параметры, как у физикотопологических моделей. В этом смысле большинство параметров являются избыточными и служат только для подстройки аппроксимирующих функций. Другой подход к анализу избыточности параметров основан на идеях метода главных компонент. Наличие сильно коррелирующих параметров свидетельствует о неудачном выборе системы параметров модели или об их избыточности, поскольку после применения метода главных компонент число статистически независимых параметров может быть уменьшено. У "идеальной" модели *параметры не должны коррелировать*.

Модель должна быть хорошо *документирована*. Это серьезный качественный показатель, а не формальное требование. Документация должна содержать не только описание уравнений, но и графики, показывающие точность в разных режимах и объем работ по верификации модели; объяснение, как модель была построена, на каких принципах, какие были сделаны упрощающие предположения, какие у модели слабые места и явные недостатки, и т.п. [17].

Техническая поддержка модели требует глубокой фундаментальной подготовки в области физики полупроводниковых приборов, численных методов анализа и техники эксперимента. Поэтому качество модели в сильной степени определяется качеством персонала, осуществляющего ее техническую поддержку. Это одна из самых больших проблем моделирования [32]. В то же время, хорошая модель не должна требовать высокой *квалификации персонала* для ее использования [17].

В настоящее время появление новых технологий происходит быстрее, чем разработка моделей для этих технологий. Поэтому возникает требование, чтобы модель могла быть разработана быстро; в противном случае ко времени ее появления она становится устаревшей.

По причине быстрого развития полупроводниковой индустрии модель должна находиться в состоянии непрерывного развития. Однажды созданная модель, ставшая всеобщим достоянием, обречена на быстрое моральное старение и умирание. Для долгого существования модель должна иметь достаточное финансирование поставщиком систем САПР или достаточную рентабельность собственных продаж. Это условие является необходимым для жизнеспособности компактной модели.

Очень заманчиво иметь единую меру качества компактной модели. Главная проблема, стоящая на этом пути, заключается в том, что многие очень важные параметры моделей не могут быть описаны количественно. Принцип невозможности полной формализации содержательных систем, сформулированный Гёделем в 1931 г., не позволяет найти численную оценку качества моделей. Тем не менее, в работе [17] предпринята попытка сформулировать такой показатель. Он выглядит следующим образом:

$$Q_{Model} = \frac{1,5^{100/A_{fit}}}{T \cdot n_{eng} \cdot \left(\sum |C_{ij}| \right) \cdot E_{ext} \cdot n_{par}},$$

где A_{fit} - погрешность подгонки к экспериментальным данным в процентах; T - время, необходимое для экстракции параметров (в часах); n_{eng} - количество инженеров, выполняющих экстракцию; C_{ij} - коэффициенты корреляции параметров i, j ; E_{ext} - погрешность экстраполяции в процентах; n_{par} - количество параметров модели.

ТОЧНОСТЬ МОДЕЛИ

Степень соответствия между моделью и объектом можно характеризовать *точностью, достоверностью, диапазоном изменения переменных и параметров, а также количеством информации* об объекте, содержащейся в модели.

Понятие точности компактной модели, используемое в литературе уже более 40 лет, многогранно и неопределенно. Одной из количественных мер точности является погрешность. Погрешность моделей транзисторов обычно оценивают по степени соответствия характеристик модели экспериментальным характеристикам транзистора. При этом, указывая значение относительной погрешности, часто имеют в виду *приведенную погрешность*, т.е. абсолютную погрешность, деленную на значение верхней границы динамического диапазона или на среднее по диапазону значение. Иногда имеют в виду максимальную относительную погрешность в пределах динамического диапазона, но практически никогда не указывают, как именно погрешность определена. Не указывают также *границы динамического диапазона*, в котором оценивалась погрешность, хотя всегда можно найти такой режим работы транзистора за границами динамического диапазона, в котором погрешность превысит 100 процентов. Не указывают, погрешность какой величины была измерена (тока, напряжения или проводимости, или максимальная из них, или их векторная сумма, и для каких выводов прибора).

Для короткоканальных транзисторов используют две методики экстракции параметров: экстракция по одному транзистору и *экстракция по группе транзисторов* с разными величинами длины и ширины канала. Первый подход не позволяет идентифицировать параметры, отвечающие за геометрические зависимости и поэтому пригоден для моделирования только в случаях, когда не требуется выполнять оптимизацию по геометрическим па-

раметрам или статистический анализ ИС, а количество наборов параметров равно количеству разнотипных транзисторов.

Экстракция параметров по группе транзисторов в настоящее время является более перспективным и общепризнанным подходом, поскольку позволяет получить единый набор параметров для транзисторов разных размеров, т.е. в модели длина и ширина канала являются изменяемыми параметрами. Количество транзисторов с разной длиной и шириной канала в группе колеблется от 13 до 23 (для модели BSIM3v3) [4]. Однако парадокс состоит в том, что вследствие технологического разброса в группе, оказывается, что модель описывает характеристики некоторого абстрактного транзистора, которого нет ни в этой группе, ни на одной из пластин, изготовленных в данном техпроцессе. Часть параметров модели соответствует одному транзистору из группы, часть - другому, а технологические параметры вообще относятся к некоторому "среднему" транзистору и берутся из предварительных электрофизических измерений.

Продолжение этого парадокса обнаруживается при попытке оценить точность модели. Если точность рассматривать как меру соответствия модели объекту, то в данном случае непонятно, какой из транзисторов группы выбрать в качестве объекта, если учесть, что среднеквадратическое отклонение относительного разброса тока стока $\sigma(\Delta I_d / I_d)$ двух рядом расположенных идентичных транзисторов может достигать 8% при длине канала 0,5 мкм [33] и 30% при длине канала 0,18 мкм [34]. Поэтому какой бы транзистор мы ни выбрали, оценка погрешности модели будет включать большую долю погрешности, обусловленную технологическим разбросом и ее невозможно отделить от собственно погрешности модели. Проблема усложняется тем, что выполнить сравнение с одним конкретным транзистором невозможно, поскольку фактические технологические параметры этого транзистора будут отличаться от результатов электрофизических измерений этих параметров (которые являются усредненными величинами) на величину технологического разброса.

Этой проблемы не существовало для технологии 0,8 мкм, когда, например, параметр модели ΔL (уход длины канала от размера по фотошаблону), был равен 0,4...1 мкм, а его среднеквадратическое отклонение составляло всего 1%. Для современной технологии $\Delta L = 40...80$ нм, а технологический разброс ΔL составляет 100-300% [35]. Это вносит существенную методическую погрешность в процесс экстракции параметров и может дать значение параметра, не имеющее физического смысла [35].

Таким образом, точность моделирования субмикронных транзисторов [36] при экстракции параметров из группы транзисторов нельзя определить через максимальное расстояние между ординатами двух кривых, как это было принято для длинноканальных транзисторов.

Известна также двухшаговая методика экстракции параметров, когда на первом шаге определяют параметры с помощью группы транзисторов, а на втором шаге методами оптимизации находят подгоняемые параметры модели для одного транзистора из группы, оставляя без изменения определенные на первом шаге физические пара-

метры. Однако при этом могут измениться производные тока стока по физическим параметрам, поскольку они зависят от подгоняемых параметров. Достоинством двухшаговой методики является возможность применения традиционной оценки погрешности как расстояния между двумя кривыми (т.е. как нормы вектора разности координат), поскольку характеристики модели оказываются подогаанными к характеристикам одного конкретного транзистора. Однако эту погрешность правильнее называть не погрешностью модели, а *погрешностью подгонки* кривых, поскольку она ничего не говорит о степени соответствия модели другим транзисторам данного техпроцесса. Понятие "погрешность модели" существенно отличается от понятия "погрешность подгонки" уравнений модели. Различие состоит в том, что погрешность модели должна описывать соответствие модели техпроцессу ИС, а "погрешность подгонки" описывает соответствие одному единственному транзистору.

По описанным выше причинам требование определенной точности не включено в список требований к стандартным моделям [18]. Декларирование "погрешности подгонки величиной 2%" ничего не говорит о том, насколько правильно набор параметров, обеспечивший такую "точность", характеризует технологию и будет пригоден для моделирования всей ИС, а именно это является конечной целью применения компактных моделей.

Корректное определение точности должно быть основано на статистическом описании модели и объекта. Можно предложить следующую процедуру статистической оценки точности компактной модели. Предположим, что в нашем распоряжении имеется статистически значимое количество транзисторов, например, 1000 шт. Предположим также, что мы нашли величины параметров модели и их среднеквадратические отклонения, связанные с технологическим разбросом, и теперь хотим оценить погрешность модели. Для этого с помощью генератора случайных чисел (предполагаем, что плотность распределения параметров описывается нормальным законом) генерируем 1000 наборов параметров модели и для каждого набора строим интересные нас характеристики. Далее, сопоставляя характеристики модели с характеристиками реальных транзисторов, можно найти соответствие между характеристиками по критерию наилучшего совпадения. После этого можно обычным способом вычислить погрешности моделирования отдельных транзисторов и затем построить гистограмму частоты появления погрешностей, которая и будет характеризовать погрешность модели.

Очередной проблемой в оценке точности модели является многообразие характеристик, по которым можно оценивать точность. Суть проблемы состоит в следующем. Ток стока модели в статике описывается уравнением с 6 переменными

$$i_d = f(V_{ds}, V_{gs}, V_{bs}, L, W, T), \quad (1)$$

где V_{ds}, V_{gs}, V_{bs} - напряжение на стоке, затворе и подложке относительно истока; L, W - длина и ширина канала, T - температура. Если модель используется для предсказания характеристик транзистора в будущих технологиях, то в число переменных должны входить еще и

технологические параметры T_{ox} , ΔL , ΔW , N_{sub} , V_{fb} , μ , ρ_{sh} , X_j (толщина окисла, уход длины и ширины канала, концентрация примеси в подложке, напряжение плоских зон, подвижность носителей, поверхностное сопротивление, глубина залегания р-п-переходов). В современных транзисторах также важно моделирование тока утечки затвора и подложки, которые в общем случае также являются функциями указанных выше переменных.

Точность моделирования тока еще не говорит о точности моделирования производных функции (1), которые являются важной величиной для аналоговых и малосигнальных цепей. Для моделирования радиочастотных схем и анализа коэффициента интермодуляционных искажений важно знать точность второй и третьей производной функции (1) [37].

Для оценки погрешности функции многих переменных строят семейство характеристик, в котором одна переменная изменяется непрерывно, вторая принимает несколько дискретных значений, остальные переменные принимают фиксированные значения. Однако общее количество графиков даже для одной функции с 6 переменными и ее производными составит несколько тысяч. Поэтому на практике идут на снижение достоверности оценки погрешности и выбирают наиболее информативные графики. Так, в работе [38] использовано около сотни графиков, по которым сравнивались модели EKV, SP и BSIM3v3 с реальным транзистором. В их числе:

$i_d(V_{gs})$, $\log(i_d(V_{gs}))$, $g_m(V_{gs})$ при $V_{bs} = 0 \dots 1.5$, $V_{ds} = 0$; $i_d(V_d)$, $g_{ds}(V_d)$, $\log(g_{ds}(V_d))$ для значений $W/L = 10/10$, $10/0.13$, $0.24/0.13$ (длина и ширина указаны в мкм), всего 36 графиков. Кроме того, оценивается погрешность моделирования зависимости порогового напряжения от длины канала $V_{th} = f(L)$ для транзисторов с разным соотношением длины и ширины и отношение передаточной проводимости к току источника $g_{ms}/i_s = f(i_s)$ при разных геометриях и напряжений на выводах (здесь $g_{ms} = \frac{\partial i_s}{\partial V_{sb}}$).

Таким образом, погрешность подгонки должна характеризоваться вектором погрешностей. Грубой оценкой погрешности может служить норма вектора, однако она слишком мало информативна. С практической точки зрения, типы кривых, по которым оценивается погрешность, нужно выбирать не формально, а исходя из смысла решаемой задачи.

Важно также отметить, что ценность каждого компонента вектора погрешности различна для каждого конкретного применения транзистора. Например, при моделировании цифровых ИС производные тока стока по напряжениям влияют только на сходимость метода Ньютона, но не на точность полученного результата. При моделировании генераторов тока во входном каскаде операционного усилителя главным параметром является погрешность моделирования выходной малосигнальной проводимости и не важны параметры режима слабой инверсии. При моделировании коэффициента интермодуляционных искажений радиочастотного усилителя важно знать по-

грешность моделирования третьей производной тока стока по напряжению на затворе. При моделировании выходных каскадов усилителей может интересовать погрешность моделирования статической выходной проводимости G_o .

КОЛИЧЕСТВЕННОЕ ОПИСАНИЕ ПОГРЕШНОСТЕЙ

Во всех описанных случаях, когда оценивается погрешность подгонки кривых, выполняется сравнение пары кривых, одна из которых, $y = f(x)$, принадлежит модели, а вторая - $y^o = f^o(x^o)$ - объекту моделирования.

Погрешность оценивают в n точках

$$\mathbf{x} = (x_1, x_2, \dots, x_n), \quad (2)$$

расстояние между которыми выбирают равномерным или в соответствии со смыслом решаемой задачи. Например, на крутых участках кривой эти точки можно брать гуще, на пологих участках - реже. Теперь можно вычислить значения функции, описывающей модель и измерять данные реального транзистора в выбранных точках \mathbf{x} . В результате получим векторы значений функций

$$\mathbf{y} = f(\mathbf{x}),$$

$$\mathbf{y}^o = f^o(\mathbf{x}).$$

Теперь можно сформировать вектор абсолютных погрешностей

$$\Delta \mathbf{y} = \mathbf{y} - \mathbf{y}^o. \quad (3)$$

Вектор погрешностей несет в себе самую подробную информацию о точности модели, однако на практике погрешность оценивают чаще как норму этого вектора

$$E = \|\Delta \mathbf{y}\|.$$

Норму вектора можно определить тремя способами, имеющими наглядную практическую интерпретацию:

$$E = \max_k |\Delta y_k|; \quad (4)$$

$$E = \frac{1}{n} \sum_{k=1}^n |\Delta y_k|; \quad (5)$$

$$E = \frac{1}{n} \sqrt{\sum_{k=1}^n |\Delta y_k|^2}. \quad (6)$$

Первый вариант - максимум модуля текущей погрешности - наиболее широко распространен и по умолчанию, когда не указывают, каким образом определена погрешность, имеют в виду именно этот вариант. Он гарантирует, что в процессе использования модели никогда не встретится погрешность больше E . Недосток такого критерия проявляется в случае, когда обе кривые проходят близко на большей части интервала изменения x , но в одном месте, например, на границах, что типично для аппроксимации спайном, имеют резкий выброс. Этот выброс может даже лежать за границей диапазона, в котором используется модель. Тем не менее, критерий (5)

даст большое значение погрешности, хотя модель хорошо аппроксимирует объект в диапазоне ее применения. Такой критерий дает слишком пессимистическую оценку погрешности и поэтому может привести к проектированию ИС с низкой конкурентоспособностью.

Второй вариант имеет смысл средней погрешности. Он используется реже, но в выше описанном примере дает оценку, которая более правдоподобно соотносится со смыслом задачи моделирования. Недостатком его является слишком оптимистическая оценка погрешности, которая может быть в несколько раз меньше максимальной.

Третий вариант - среднеквадратическая погрешность - распространен достаточно широко, и он дает оценку, которая в смысле "оптимистичности" занимает промежуточное положение между первыми двумя, поскольку после возведения отдельных компонентов погрешности в квадрат возрастает вес компонент с большей погрешностью. Главным достоинством среднеквадратичной оценки погрешности является сопоставимость с понятием среднеквадратической погрешности измерений и гладкость функции, которая позволяет использовать эту оценку в задачах минимизации погрешности и в аналитических исследованиях.

Погрешности могут быть абсолютными $\Delta y = y - y^o$, относительными $\gamma_y = (y - y^o)/y^o$ и приведенными $\tilde{\gamma}_y = (y - y^o)/y_m^o$, где y_m^o - обычно верхняя граница динамического диапазона, или среднее (максимальное) зна-

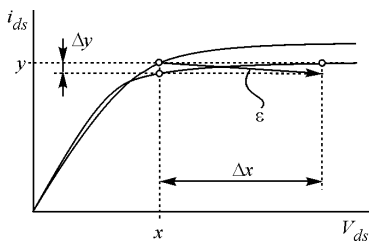


Рис. 3. Определение погрешности при заданном x , при заданном y и векторной погрешности ϵ на пологом участке.

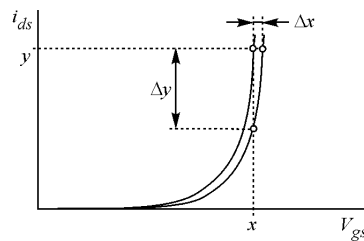


Рис. 4. Определение погрешности на крутом участке характеристики.

чение по диапазону или другая величина, в соответствии со смыслом решаемой задачи. Абсолютная погрешность более информативна при малых токах или напряжениях на выводах транзистора, сравнимых с величиной шумов, когда относительная погрешность стремится к бесконечности. Относительная погрешность наиболее удобна, когда величина абсолютной погрешности пропорциональна значению функции и поэтому относительная погрешность является константой. Понятие относительной погрешности иногда путают с приведенной погрешностью. Например, при моделировании цифровых схем с помощью упрощенных моделей, состоящих из переключаемого резистора и линейных емкостей, часто декларируют "погрешность моделирования не более 5%". Однако, очевидно, это не означает, что абсолютная погрешность при напряжении на стоке 10 мВ составляет 0,5 мВ.

В этих случаях имеют в виду погрешность, приведенную к верхней границе динамического диапазона, когда в знаменателе используется не текущее, а максимальное значение нормирующей величины.

Реальные схемы всегда работают в условиях шумов и электромагнитных помех, которые позволяют ослабить требования к точности модели при напряжениях, сравнимых с напряжением шумов. Например, при моделировании цифровых цепей, когда помехи на шине "земли" превышают 100 мВ, а разработчика интересуют только временные задержки и логические уровни, требовать относительной погрешности 5% во всем диапазоне изменения переменных нет смысла. В этих случаях погрешность удобно задавать одновременно с помощью двух составляющих: абсолютной и относительной.

В общем случае величина погрешности является функцией переменных x или y . Правильный выбор функциональной зависимости погрешности позволяет снизить требования к точности модели при одновременном увеличении точности получаемого результата. Если эту зависимость аппроксимировать прямой линией, то итоговую погрешность можно записать в виде

$$E = \gamma \cdot x + \delta, \quad (7)$$

где γ и δ - мультипликативная и аддитивная погрешности. Аддитивная погрешность является ограничителем погрешности в области малых токов (напряжений), когда $x = 0$. Мультипликативная погрешность более информативна в области больших токов (напряжений). Примером мультипликативной погрешности является погрешность передаточной проводимости g_m МОП транзистора: погрешность тока стока при постоянной погрешности передаточной проводимости пропорциональна напряжению на затворе.

Выше был рассмотрен случай, когда обе функции вычисляются при одном и том же значении аргумента x . Однако это удобно только для пологих участков функции $y = f(x)$, на которых производная $\partial y / \partial x$ меньше единицы (рис. 3). На противоположных участках, где $\partial y / \partial x > 1$, малые погрешности в задании координаты x будут приводить к усилению погрешности x , которая будет складываться с погрешностью y . Кроме того, в зависимости от смысла решаемой задачи может быть более информативным оценка рассогласования между кривыми по x при заданном y (рис. 4).

Величина погрешности сильно зависит от того, какую из величин x и y считать независимой переменной, а какую - зависимой. Так, если на рис. 3 при некотором заданном x найти $\Delta y / y$, а затем при заданном y найти $\Delta x / x$, то получим существенно (иногда на несколько порядков) различающиеся значения. Противоположные свойства имеют погрешности, определенные на крутом участке кривой (рис. 4).

Определение погрешности на практике следует выбирать исходя из смысла решаемой задачи. Так, если в схеме токового зеркала нас интересует коэффициент передачи

тока, то мы должны знать погрешность модели по току. В этом случае целесообразно при фиксированном напряжении x (рис. 3) определить разность токов модели и объекта и погрешность в виде $\Delta y/y$, поскольку погрешность по напряжению на стоке слабо влияет на характеристики токового зеркала. Если с той же моделью и теми же транзисторами мы хотим оценить напряжение смещения нуля дифференциального усилителя, мы должны при заданном токе стока y найти погрешность моделирования напряжения на затворе $\Delta x/x$ (рис.4). Оценка же погрешности в виде $\Delta y/y$ даст слишком пессимистический результат.

В тех случаях, когда заранее неизвестно, какое из определений погрешности больше подходит к смыслу решаемой задачи, можно пользоваться понятием модуля вектора погрешности

$$\gamma = \sqrt{\left(\frac{\Delta x}{x}\right)^2 + \left(\frac{\Delta y}{y}\right)^2}. \quad (8)$$

Достоинством этой оценки является то, что ни одна из составляющих не может превысить объявленное значение погрешности, а в предельных частных случаях, когда одна из компонент много больше другой, мы получаем приведенные выше определения погрешностей по x или по y .

Поскольку характеристики обычно представляются в виде семейства кривых, общая погрешность семейства может быть определена как максимальная из погрешностей по семейству, как средняя или среднеквадратичная погрешность, аналогично (4)-(6).

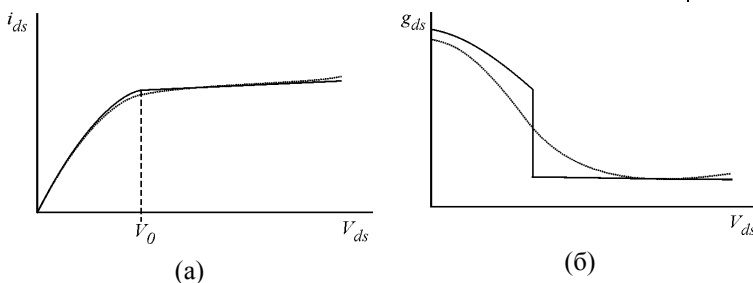


Рис. 2. Пример на первый взгляд неплохого совпадения двух кривых (а), которое дает даже качественно ошибочный результат (б) в оценке выходной проводимости $g_{ds}(V_{ds})$.

Однако знание погрешностей по току и напряжению совсем недостаточно для описания точности подгонки кривых. На рис. 2 приведен пример, когда две характеристики, имеющие на первый взгляд очень хорошее совпадение, дают чрезмерно низкую точность при моделировании выходной проводимости транзистора и даже качественно ошибочный результат при попытке моделирования усилителя с рабочей точкой V_0 . Приведенный пример характерен для большинства моделей, использующих разные функции для описания крутой и пологой области вольтамперных характеристик МОП транзистора, в частности, для модели Level 3. Точка V_0 является точкой "сшивания" двух функций, в которой первая производная имеет разрыв. Аналогичные графики можно получить для границы области слабой и сильной инверсии, а также

в точке, где напряжение на стоке изменяет свою полярность. Выходное сопротивление МОП транзистора определяет коэффициент усиления усилительного каскада, а вид его зависимости от напряжения определяет нелинейность усилителя. Существующие модели учитывают этот эффект с погрешностью более 50% [39].

Таким образом, при описании точностных параметров модели необходимо указывать погрешность моделирования первых производных тока стока по напряжениям на выводах транзистора. Для расчета коэффициента нелинейных искажений или зависимости коэффициента ослабления синфазного сигнала усилителя от величины тока в рабочей точке необходима информация о точности моделирования второй производной тока стока по напряжениям на выводах транзистора. В радиочастотных схемах требуется точное моделирование производных третьего порядка.

Итак, понятие погрешности подгонки модели к характеристикам объекта достаточно сложное и трудно формализуемое. В общем случае, чем более формализованным и универсальным становится определение погрешности, тем меньше полезной информации в нем содержится.

В связи с изложенными выше проблемами для субмикронных транзисторов большую роль начинает играть не точность, а достоверность моделирования.

ДОСТОВЕРНОСТЬ МОДЕЛИРОВАНИЯ

Во многих ранних работах по моделированию МОП транзисторов указывалась точность совпадения характеристик модели и объекта. Тем не менее, на протяжении всей истории существования МОП-транзисторов систематически возникали ситуации, когда казалось бы "точная" модель дает совершенно неправильные результаты. Причины такого несоответствия со временем устранились, но обязательно возникали новые. В последние годы количество ошибок в моделях резко возросло в связи с возрастанием сложности объекта моделирования. Таким образом, несоответствие модели объекту в некоторых непредвиденных ситуациях является не случайностью, а закономерностью и должно быть описано как одна из характеристик компактной модели. Наиболее наглядным доказательством закономерного характера несоответствий модели объекту является тот факт, что после внесения нескольких десятков поправок в модель BSIM3v3 и официального признания этой модели как стандартной, в ней продолжают выявляться существенные ошибки [38]. Длинные списки ошибок в моделях, находящихся в промышленной эксплуатации, можно увидеть на вебсайте совета по компактным моделям CMC (<http://www.eigroup.org/CMC>).

Точность модели никак не связана с ее достоверностью. Показательным примером модели с очень высокой точностью, но низкой достоверностью являются физико-технологические модели - они очень точны и учитывают большинство эффектов, связанных с малыми размерами, однако нетрудно найти пример, когда даже коммерческие

программы дают результаты, не согласующиеся с экспериментом [3, 70]. Модель BSIM3v3 имеет также высокую "точность" подгонки характеристик, но низкую достоверность, что будет показано ниже.

Достоверностью модели будем называть вероятность того, что модель соответствует ожидаемым от нее свойствам. Достоверность характеризует степень доверия к полученным с помощью модели результатам. В более узком смысле достоверность можно рассматривать как вероятность того, что в конкретном применении фактическая точность модели соответствует ожидаемой. Низкая достоверность модели может влиять на ее точность только после обнаружения причины, снижающей достоверность.

Проблема достоверности моделей резко обострилась с переходом технологии через рубеж в 0,25 мкм и актуальность ее продолжает увеличиваться по мере появления новых физических эффектов в нанометровых транзисторах и роста сложности их описания. Одновременно растет сложность идентификации параметров, верификации и аттестации моделей. Достоверность модели является настолько проблематичной и связанной с риском финансовых потерь, что многие проектировщики больше доверяют проверкам фрагментов ИС на кремнии, чем моделированию [39, 40].

Проблема достоверности становится наиболее существенной при моделировании изделий для военной и аэрокосмической техники, которые должны функционировать

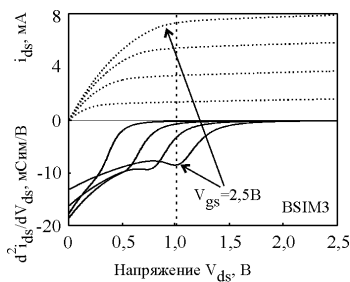


Рис. 5. Выброс на графике второй производной, не связанный с физикой работы транзистора.

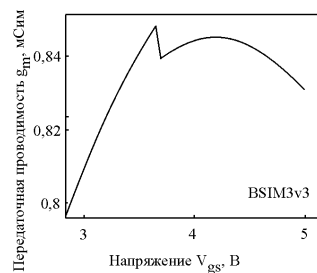


Рис. 6. Выброс на графике передаточной проводимости модели BSIM3v3, не связанный с физикой работы транзистора [42].

в широком диапазоне температур, включая криогенные, при воздействиях радиации, звука, вибрации, света, внешнего электромагнитного поля.

Факторов, влияющих на достоверность модели, очень много. К ним можно отнести большинство причин, по которым пользователь в результате моделирования практических схем получает не тот результат, который ожидает. Достоверность существующих в настоящее время моделей остается невысокой, и поэтому работы по их усовершенствованию ведутся постоянно. К настоящему времени разработано более 100 компактных моделей [4]. Проблемы стандартизации и качества моделей занимается Совет по компактным моделям (CMC, <http://www.eigroup.org/cmc/>), созданный в рамках организации EIA (Electronic Industry Alliance), ассоциация FSA (<http://www.fsa.org>) и национальный институт стандартов США NIST (NIST Working Group on Model Validation).

Рассмотрим причины, ограничивающие достоверность моделей МОП транзисторов.

1. Фундаментальные (неустраняемые) причины. Практически все причины, влияющие на достоверность модели, являются настолько трудными для их преодоления, что вопрос об их принципиальной неустраняемости является скорее философским, чем техническим. Тем не менее, к "фундаментальным" мы отнесем несколько причин, которые нам кажутся наиболее трудными для решения.

- Верификация модели в процессе ее разработки всегда выполняется *не для тех транзисторов*, которые используются при изготовлении проектируемой ИС. Различие может быть в электрофизических параметрах материала, в геометрических размерах и конструкции, в профилях легирования. Характеристики модели конкретного транзистора можно сравнить с экспериментальными данными, однако такое сравнение не может заменить всестороннюю верификацию, которая выполняется только при разработке модели. Распространены случаи, когда модель проектировалась для "хорошего" транзистора, а он оказался "плохим" вследствие проблем с технологией изготовления.

- *Объем верификации* всегда ограничен. Выбор тестовых процедур, которые необходимо выполнить для подтверждения достоверности модели, не является тривиальным делом. Верификация включает в себя как качественные, так и количественные тесты

[38]. Необходимость применения качественных тестов возникла после того, как после многих лет эксплуатации обнаружилось, что модели первого и второго поколения при моделировании давали выбросы [41, 4], не имеющие физического смысла, а передаточная проводимость и малосигнальная проводимость сток-исток могли стать отрицательными [4, 41]. Причиной выбросов была разрывность производных на границах между активной областью и областью насыщения, а также между режимом слабой и сильной инверсии (рис.2). Это дало толчок к разработке нового подхода к моделированию, основанного на применении сглаживающих функций [6] и потребовало обязательной верификации не только вольтамперных характеристик, но и их производных.

В связи со сложностью и неоднозначностью процедуры верификации был разработан рабочий материал стандарта NIST по верификации моделей МОП транзисторов.

- Требования простоты и вычислительной эффективности принуждают разработчиков модели двигаться *по грани ее достоверности*. Например, модель, разработанная для технологии 0,25 мкм, уже непригодна для 0,18-мкм транзисторов. Модель, предназначенная для схемотехнического проектирования, должна быть простой и иметь простую процедуру экстракции параметров. Поэтому при синтезе модели стараются максимально упростить ее уравнения. При этом используются допущения, которые не

могут быть сформулированы достаточно строго и выражены количественно. Вместо этого используются ограничения в форме "много меньше, чем", "пренебрежимо мало по сравнению с", "имеет форму цилиндра", "учтен эффект ..." и т.п. В результате некоторые допущения, которые казались достаточно сильными при разработке модели, оказываются непригодными в процессе ее эксплуатации. Так, через первые 3 года после опубликования модели BSIM3 на совещании СМС было высказано 19 пожеланий по ее улучшению, среди которых, были, например, такие, как "улучшить точность моделирования узкоканальных транзисторов", "учесть в модели ток утечки стока, индуцированный затвором (GIDL-эффект)", "улучшить поведение модели при напряжениях больше напряжения питания", "исследовать возможность улучшения моделирования подпорогового тока утечки", "улучшить моделирование зависимости последовательного сопротивления истока и стока от напряжения", "добавить учет тока утечки затвора" [43]. Компактные модели находятся в состоянии непрерывной доработки, в том числе по уточнению эффектов короткого канала [44, 45], которые были приближенно учтены еще в модели Level 2 программы SPICE. Эффект узкого канала настолько существенно трехмерный и зависящий от технологии, что становится непонятно, что следует понимать под шириной канала в реальном случае [30].

- В арсенале современной математики имеется слишком ограниченное число функций, которые можно использовать для построения компактных моделей. Среди них не существует гладких функций, которые могли бы дать простое и точное описание транзистора во всех режимах его работы. Поэтому для обеспечения гладкости приходится использовать сглаживающие функции [6, 4, 46], которые не имеют физического смысла и могут быть использованы только для формальной подгонки модели к объекту. Однако сглаживающие функции дают нефизическое поведение второй производной на границе между линейной областью и режимом насыщения (рис. 5), а именно этот режим все чаще используется в современных ИС, работающих при напряжениях питания 1,2...1,5В. Модели MISNAN и BNR [47] в этом режиме имеют нереалистичное поведение проводимости [30].

2. Опережающее развитие технологии по сравнению со средствами моделирования. Развитие технологии и возрастание сложности объекта моделирования происходят быстрее, чем создаются новые модели для этих технологий, несмотря на то, что усилия, направленные на улучшение моделей, достаточно энергичны [39]. Переход в субмикронную область размеров привел к тому, что те проблемы, которые раньше имели место только для аналоговых схем, теперь становятся существенными и для цифровых [6]. Эксперты в области моделирования считают, что модель не должна гнаться за изменениями технологического процесса, поскольку это затрудняет взаимодействие кремниевых мастерских и разработчиков СБИС [6]. Однако это желание пока остается несбыточной мечтой и с уменьшением размеров транзисторов сложность моделей возрастает быстрее, чем возможности их аналитического

описания, а появление новой технологии всегда связано с новыми "неприятностями" в поведении имеющихся компактных моделей.

- *Уменьшение размеров элементов транзистора* приводит к тому, что геометрия транзистора становится принципиально трехмерной, принятые ранее допущения теряют силу. Напряженность электрического поля увеличивается и уменьшается количество электронов, участвующих в переносе заряда, появляются масса новых физических эффектов [4, 48]. Эффект узкого канала становится существенно трехмерным и технологически зависимым [49, 40], поэтому одна и та же аналитическая модель не может описать его для приборов, выполненных по разным технологиям.
- *Учет квантовомеханических эффектов* становится необходимым при переходе к нанометровой технологии. С уменьшением толщины окисла туннелирование горячих носителей через окисел становится существенным. Модели процесса туннелирования постоянно уточняются [50, 51]. Толщина окисла становится сравнимой с толщиной слоя заряда в окисле, что приводит к необходимости использования статистики Ферми-Дирака и уравнений Шредингера и Пуассона [52].
- *Поверхность транзистора становится трехмерной.* Затвор уже нельзя считать плоским и нужно учитывать емкость между боковой поверхностью затвора и истоком/стоком [6]. Топология транзистора начинает сильно влиять на его электрические характеристики [53], и это невозможно учесть путем простого варьирования геометрических параметров модели. Приборы, отличающиеся не шириной и длиной канала, а только топологией, могут иметь 30%-ное различие в вольтамперных характеристиках [40].
- *Неквазистатические эффекты* не могут быть игнорированы в гигагерцевом диапазоне частот и они должны быть представлены в модели [48].
- Новые технологии или нетрадиционные конструкции транзисторов (PD-SOI [54], HV-MOS [55], LDD в составе CMOS [56], HEMT [10], LDMOS [57], PLEDTR [58]) требуют разработки новых моделей МОП транзисторов или модифицирования методики идентификации их параметров.
- *Саморазогрев транзистора* [59] существенно влияет на характеристики SOI МОП транзистора вследствие большого температурного сопротивления между транзистором и корпусом микросхемы и должен быть учтен в модели.
- Для изделий военной и аэрокосмической техники важна достоверность моделей в широком *диапазоне температур*, включая криогенные, при воздействиях *радиации* [60], *давления* [44], *звука, вибрации, света, внешнего электромагнитного поля*. Особенно трудно при этом учесть в моделях изменение вольтамперных характеристик, вызванное смещением атомов полупроводника в результате радиационного воздействия. Температурные зависимости учитываются в существующих моделях недостаточно точно, чтобы предсказать такие важные характеристики,

как, например, температурная зависимость входного тока смещения операционного усилителя [39] или значение тока рабочей точки входного каскада ОУ, при котором дрейф напряжения нуля минимален.

- Процедура *экстракции параметров* нанометровых транзисторов является очень тонким и трудоемким делом, легко приводящим к ошибкам. Многие ее нюансы могут быть упущены из виду неопытным пользователем. Поэтому немногие компании доверяют параметрам моделей, полученным из кремниевой мастерской (только 6% опрошенных компаний [61]), в основном, идентификацией занимаются сами разработчики ИС (75% опрошенных), причем 22% из них используют более чем одно средство экстракции параметров.

3. Ошибки при разработке модели и программировании. Разработка компактных моделей является сложным делом как по объему выполняемых работ, так и по глубине проникновения в суть физических процессов, происходящих в транзисторе. Сложность приводит к появлению ошибок при разработке модели, при написании программного кода и при тестировании программы. Программный код последней версии модели BSIM3 на языке Си содержит 20 тыс. строк, которые расположены в 21 файле. На отладку программного кода теперь требуется больше времени, чем на разработку уравнений модели, причем улучшение свойств модели происходит медленнее, чем увеличение количества появляющихся при этом ошибок (рис. 7). Коммерческие версии программ на протяжении всего жизненного цикла находятся в состоянии непрерывной отладки. В условном обозначении версии BSIM4.X.X первая цифра указывает номер модели, вторая - новые свойства, третья изменяется при очередном исправлении ошибок (ежеквартально). Большинство ошибок в программах схемотехнического моделирования связаны именно с моделями [62].

- В тексте модели BSIM3 были найдены следующие ошибки [43]: "пропущена строка кода, описывающего g_m ", "при расчете V_{dseff} появляется проблема малых разностей больших чисел", "уравнение для тока дает отрицательную проводимость g_m ". Уже после того, как для решения проблемы гладкости стали широко использовать сглаживающие функции, в модели BSIM3v3.0 был обнаружен вы-

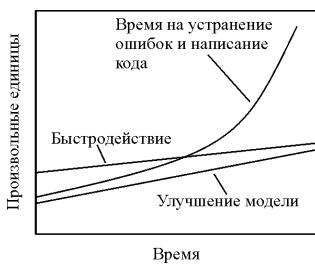


Рис. 7. При разработке модели улучшение ее свойств происходит гораздо медленнее, чем рост затрат на устранение ошибок и написание кода [23].

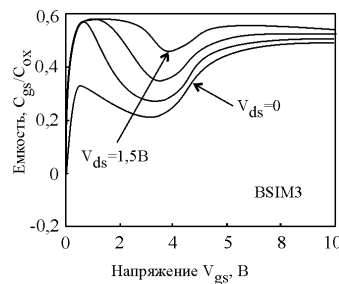


Рис. 8. Отрицательная дифференциальная емкость и полностью anomальное поведение модели BSIM3 [38].

брос при переходе из линейного режима в область насыщения при параметре $\Lambda=1$ [4, стр.309]. Шум сопротивления R_{ds} ошибочно не был включен в уравнение модели теплового шума BSIM3v2 при параметре NOIMOD=2 и 4.

- В модели BSIM3 версии 3.1 были сделаны следующие исправления по сравнению с версией 3.0: улучшен Си код модели для устранения разрывностей, вызванных определенными значениями некоторых параметров; устранена проблема деления на ноль или появления отрицательного числа под знаком корня [4]. В версии BSIM3v3.2.2 были исправлены следующие ошибки, незамеченные при верификации версии BSIM3v3.2 [52]: при $V_{ds} = 0$ напряжение V_{dseff} и $V_{dseffCV}$ не равно нулю; уравнение для потенциала при описании диода не является гладким; пропущена производная T_{cen} в операторе if-else при capMod=3; пропущена производная от A_{bulk} при $A_{bulk} < 0$; определение ScalingFactor пропущено в NQS AC и PZ анализе, а также в некоторых элементах NQS матрицы.

- В коммерческой версии программы PSpice из пакета Design Lab 8.0, идентификационный номер 79794, не распознаются параметры DVTW1, DVTW2, поскольку на самом деле они должны называться DVT1W, DVT2W. Задание параметра $NSUB=6.0E16 \text{ cm}^{-3}$ вызывает бессмысленный вид вольтамперной характеристики, хотя это значение указано в документации как используемое по умолчанию. Документация, поставляемая в комплекте с Design Lab 8.0, не содержит уравнений модели или примера правильного описания параметров, поэтому обнаружить эту ошибку трудно, а при обращении в службу технической поддержки фирмы вы получите ответ, что "в следующей версии программы эта ошибка будет устранена".

- При программировании моделей производные берутся вручную, что может приводить к ошибкам. Численные методы при этом могут сходиться, но достоверность малосигнального анализа будет потеряна [30]. Для решения этой проблемы в работе [63] предложен пакет автоматического дифференцирования компактных моделей.

- Самая последняя версия модели BSIM4, разработанная с учетом всех недостатков BSIM3, также имеет множество ошибок (см. [64] и <http://www.eigroup.org/cmc>).

- При программировании моделей могут встречаться такие ошибки, как накопление вычислительной погрешности, выход за разрядную сетку, появление разрывности уравнений, вызванное исключительно ошибками программирования [4].

4. Ошибки, незамеченные при верификации модели. Наши знания о физических процессах в МОП транзисторе не являются полными; процесс познания идет одновременно с разработкой моделей и их промышленной эксплуатацией. Поэтому и верификация модели всегда ограничена. В качестве доказательства этого утвер-

ждения ниже приведены несколько существенных недостатков моделей, которые не были обнаружены на этапе верификации, но проявили себя в процессе эксплуатации модели.

- При эксплуатации компактной модели было обнаружено, что при двухтональном воздействии на радиочастотную КМОП схему в выходном спектре появляется шум, который не связан с физикой работы схемы, а вызван разрывностью производной в уравнениях модели при переходе из подпороговой области в область сильной инверсии [39].
- На графике стоковой проводимости и тока стока модели BSIM3.2 наблюдался выброс, отсутствующий у реальных приборов, при переходе из линейной области в область насыщения [4], не обнаруженный при верификации модели.
- В одной из коммерческих версий модели BSIM3 было пропущено несколько строк программного кода, что не выявлялось при обычном тестировании.

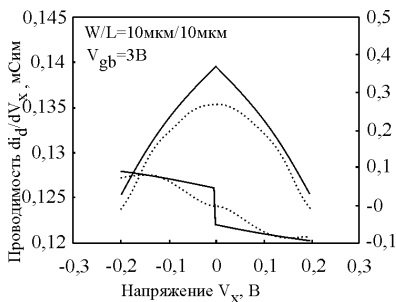


Рис. 9. Ошибочное поведение передаточной проводимости в зависимости от напряжения в точке смены полярности напряжения (тест на симметричность) [65]

- Если экстракцию параметров проводят путем минимизации среднеквадратической погрешности тока, то погрешность производной обычно не входит в критериальную функцию. Это приводит к огромным ошибкам в коэффициенте усиления усилительных каскадов [41], рис. 2.
- Для обеспечения достоверности моделирования фирма Silvaco разрабатывает тестовые чипы, содержащие до 30-40 тестовых структур различной сложности и служащие для калибровки средств моделирования. Они проектируются таким образом, чтобы быть чувствительными к изменению определенных параметров транзисторов [66]. Этот процесс не является формализуемым или стандартизованным и подвержен ошибкам. Транзисторы тестовых кристаллов могут возбуждаться при подсоединении схемы измерения, а сам транзистор может разогреваться. Описанные процессы, упущенные из внимания, могут привести к ошибкам в параметрах модели.
- Много проблем, связанных с достоверностью, доставляет асимметрия существующих моделей при выполнении теста на симметричность [30] (рис. 9) и симметрия моделей при моделировании асиммет-

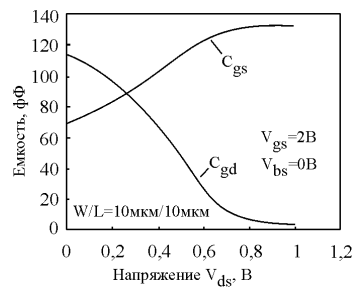


Рис. 10. Емкости $C_{gs}(V_{ds})$ и $C_{gd}(V_{ds})$ должны быть одинаковы при $V_{ds}=0$, однако для модели BSIM3v3 это не условие не выполняется [65].

ричных приборов (с разными стоком и истоком) [53]. При получении графиков на рис. 9, 11 схема измерения выбрана так, что $V_{db}=V_{bo}+V_x$, $V_{sb}=V_{bo}-V_x$, $V_{ds}=2\cdot V_x$. Большие проблемы доставляет неравенство $C_{gd}\neq C_{gs}$ в некоторых моделях при $V_{ds}=0$, рис. 10 [65]. Этот недостаток очень трудно обнаруживается, поскольку для этого необходимо делать анализ нелинейных искажений усилителя с применением данной модели.

- Несмотря на долгую историю и массу публикаций по обеспечению гладкости моделей, даже такие известные модели, как BSIM3v3, EKV, MOS9, PCIM (фирмы DEC) имеют разрыв производных при переходе транзистора от прямого включения к инверсному [65]. Причиной этого является использование истока как точки отсчета потенциала и применение неподходящих сглаживающих функций между режимом сильной и слабой инверсии.
- Модель SSIM фирмы Motorola имеет разрыв на границе между слабой и сильной инверсией. Эта ошибка видна как выброс на графике отношения передаточной проводимости к току стока g_m/I_d [41].

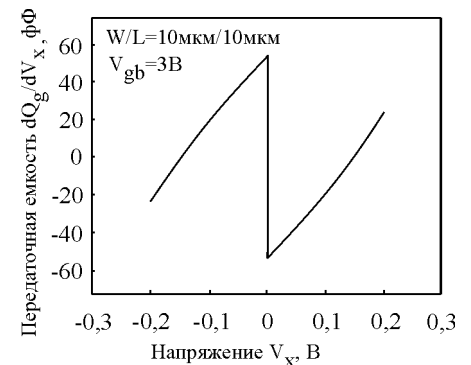


Рис. 11. Ошибочное поведение передаточной емкости в зависимости от напряжения при изменении полярности напряжения [65].

- Было также обнаружено неправильное поведение зависимостей передаточных емкостей от напряжения, например, неидентичность $C_{gd}(V_{ds})$ и $C_{gs}(V_{ds})$ в зависимости от напряжения V_{ds} в окрестности точки $V_{ds}=0$ (рис. 10) [65]. Из физики очевидно, что для транзистора с симметричной конструкцией вольтамперные характеристики тоже должны быть симметричны относительно $V_{ds}=0$. Однако большинство моделей ведут себя иначе. Эти ошибки хорошо видны в аналоговых цепях и при моделировании нелинейных искажений, а также обнаруживаются как причина резкого уменьшения скорости сходимости итерационных процессов при моделировании.
- Передаточные емкости dQ_g/dV_x , dQ_d/dV_x , dQ_b/dV_x также имеют разрыв в точке смены полярности напряжения на стоке [65] (рис. 11).

5. **Ошибки при организации вычислений.** На достоверность модели влияют также проблемы вычислительного характера, приводящие к появлению ложных данных на выходе моделирующей программы. Эти проблемы могут быть связаны с отсутствием гладкости функций и производных, которые приводят также и к медленной сходимости итерационных процессов.

- При переходе от подпороговой области к области сильной инверсии в некоторых моделях возникает острый выброс на зависимости g_m/i_d от напряжения затвор-исток, а на границе между линейной областью и областью насыщения появляется острый изгиб на характеристике $g_{ds}(V_{ds})$ [4]. Предполагается, что эти выбросы появляются не только вследствие погрешности модели, но и вследствие локальной расходимости вычислительного процесса, вызванного разрывностью производных [4].
- В процессе эксплуатации моделей было установлено, что отсутствие гладкости вольтамперных характеристик модели может приводить к локальной расходимости вычислительного процесса и, как следствие, к появлению дополнительной *неконтролируемой погрешности* моделирования. Поэтому в набор тестов для верификации модели были включены проверки на гладкость в точке перехода напряжения через ноль, при переходе из подпороговой области в режим сильной инверсии и при переходе из линейной области в область насыщения [28].
- Разрывность производных, приводящая к неконтролируемой погрешности моделирования, может возникать также и вследствие ошибок программирования [4].

6. **Причины организационного характера.** В процессе эксплуатации моделей возникают проблемы согласованности версии модели у пользователя с версией модели у поставщика параметров, проблемы согласованного исправления ошибок в уже проданных программах моделирования, проблема единообразного понимания процедуры экстракции параметров пользователями и разработчиками моделей. Эти ошибки могут привести к потере миллионов долларов, потраченных на разработку и изготовление комплекта фототаблонов и к задержке сроков выхода изделия на рынок. Исправление ошибки в занимает несколько месяцев, поскольку после ее обнаружения необходимо сначала найти корректный способ исправления, затем вставить модель в программу моделирования, протестировать вместе с программой, сделать официальный выпуск новой версии программы и передать ее заказчикам, которые тоже затратят время на повторное тестирование новой программы.

- В силу организационных причин возможны ситуации, когда параметры, экстрагированные для модели одной версии, используются для другой версии. В программе экстракции параметров может быть использована не та версия модели, которая используется в моделирующей программе (различие может быть, например, в том, что в одной из них уже исправлены ошибки, в другой - нет). Для решения этой проблемы некоторые программы экстракции параметров используют интерфейс к программе схе-

матического моделирования, чтобы использовать встроенную в нее модель.

- После модификации BSIM3.1 и появления BSIM3.2 часть кода модели ошибочно выполнялась из версии 3.1, а часть - из версии 3.2 [43].

• В договоре купли-продажи систем моделирования поставщики обычно записывают фразу "продается как есть", чтобы снять с себя ответственность за экономический ущерб, который может быть нанесен покупателю вследствие неизбежных ошибок в программе.

• На совещании совета СМС [43] проходила дискуссия о том, как сделать, чтобы информация об ошибках одновременно исправлялась всеми поставщиками программ моделирования, которые используют модель BSIM. Список ошибок был размещен на вебсайте Калифорнийского университета в Беркли, но в исходных кодах эти ошибки своевременно учтены не были [43].

• Для экстракции параметров моделей требуется большое время. В начальной стадии отработки техпроцесса параметры транзисторов меняются так быстро, что даже группы проектировщиков, работающие в кремниевой мастерской, не могут вовремя получить параметры моделей для своих проектов. Поэтому часто при проектировании используются модели не тех транзисторов, которые будут использоваться при изготовлении микросхемы. Для устранения этой организационной проблемы кремниевая мастерская иногда выдает пользователю параметры моделей для наихудшего случая [66], что ведет к снижению качества проектов. В связи со сложностью корректной экстракции параметров они выдаются кремниевой мастерской с большим запозданием или не выдаются вообще [40].

• При поставке параметров модели, как правило, не указывают допустимый диапазон изменения параметров, способ их экстракции, допустимые конструкции транзисторов, процедуру верификации и диапазон токов и напряжений на выводах, см., например, [67]. Поэтому пользователь может ошибочно использовать модель за пределами ее применимости.

7. **Квалификация и ошибки пользователей.** Сложность современных моделей возросла существенно. Книга, содержащая описание одной лишь модели BSIM3, занимает уже 460 страниц [4], а число параметров моделей удваивается каждые 10 лет [6]. В то же время, для обеспечения качества проектирования, результаты, полученные с помощью модели, не должны зависеть от квалификации пользователя.

• В моделирующих программах различные модели имеют одинаковые обозначения некоторых параметров, например, VTO. Однако значения этих параметров для разных моделей на самом деле различны. Неопытные пользователи этого не знают и могут использовать одни и те же величины для разных моделей [30].

• Многие модели используют несколько вариантов моделей емкости, шума, подвижности. Пользователь

должен иметь достаточно высокую квалификацию, чтобы выбрать вариант, подходящий для конкретной задачи.

- Экстракция параметров уже сейчас является слишком сложным делом и может стать вообще невыполнимым по причине сложности [68]. Большое количество параметров (более 100 в некоторых моделях) делают невозможным автоматизацию этой процедуры.
- Для получения достоверных результатов моделирования пользователь должен знать, какие именно параметры транзистора и режимы его работы наиболее важны в конкретной схеме, влияние вариации параметров техпроцесса на параметры модели и ожидаемый разброс характеристик модели. В работе [30] приведено несколько примеров, когда неправильный учет особенностей конфигурации VDMOS транзистора приводит к грубым ошибкам, достигающим 100%.
- Отсутствие в большинстве случаев верификации производных приводит к низкой достоверности модели (при сохранении заявленной точности) в задачах анализа нелинейных искажений, при моделировании входных каскадов операционных усилителей, при моделировании прецизионных аналоговых цепей. Пользователь, не различающий точность и достоверность, может получить ошибочный результат моделирования при использовании очень "точной" модели.
- Причиной получения недостоверных результатов может быть неполнота документации модели. В частности, опрос кремниевых мастерских показал [40], что нет единого понимания, как выбирать опцию ACM для моделирования емкости диода истока и стока МОП транзистора. Этот вопрос не описан в документации к программе HSpice, а ее неправильное использование может приводить к ошибочным результатам [40].

Таким образом, причины, влияющие на получение ошибочного результата моделирования при использовании, казалось бы, "точной" модели, нельзя рассматривать как досадное недоразумение, которое можно устранить и которое впредь уже не повторится. Эти причины носят систематический характер и имеют существенное влияние на качество модели, а потому должны быть систематизированы, охарактеризованы и приняты во внимание как пользователями, так и разработчиками компактных моделей.

Многие меры по преодолению перечисленных выше проблем кажутся очевидными и связаны с организацией процесса разработки и эксплуатации модели на основе международных стандартов по управлению качеством серии ИСО 9000:2000. Однако существует и второй путь, состоящий в кардинальном изменении самого метода моделирования, который в настоящее время основан на чрезмерном отрыве компактной модели от реального мира. Альтернативным путем может быть давно забытый метод макетирования, когда вместо математических моделей используется реальный транзистор. Однако в этом методе нужно сохранить только идею - реальный транзи-

стор, и добавить все необходимые возможности математического моделирования, в том числе регулировку параметров, моделирование динамики, встраивание в стандартные программы схемотехнического моделирования ИС [15, 14, 71]. При этом устраняется этап экстракции параметров и этап разработки уравнений модели, которые являются наиболее мощными источниками ошибок.

ЛИТЕРАТУРА

1. Pao H.C., Sah C.T. "Effects of diffusion current on characteristics of metal-oxide(insulator)-semiconductor transistors", *Solid-State Electron.*, Vol.9, 1966, p.927.
2. Brews J.R., "A charge-sheet model of the MOSFET", *Solid-State Electron.*, Vol.21, 1978, p.345-355.
3. Foty D., Binkley D., Bucher M., "Startin over: g_m / I_d -based MOSFET modeling as basis for modernized analog design methodologies", , - *Modeling and Simulation Microsystem*, Workshop on Compact Modeling, WCM, 2002, p.682-685.
4. Cheng Y., Hu C., MOSFET modeling &BSIM3 user's guide, Kluwer Academic Publishers, 1999, 461 p.
5. Enz C.C., Krummenacher F., Vittoz E.A., "An analitical MOS transistor model valid in all regions of operation and dedicated to low voltage and low-current applications", *J. Analog Integrated Circuit and Signal Processing*< Vol.8., 1995, p.81-114.
6. Foty D. P. MOSFET Modeling with Spice. Principle and Practice. Prentice Hall PTR, NJ, 1997, 653 p.
7. Liu S., A unified CAD model for MOSFETs, ERL Memorandum No. UCB/ ERL M81/31, University of California, Berkeley, May 1981.
8. Chua L.O., Deng A., "Canonical piecewise linear representation", *IEEE Trans Circuit Syst.*, Vol.35, No.1, 1988, p.101-111.
9. Chua L.O., Deng A., "Canonical piecewise linear modeling", *IEEE Trans. Circuit Syst.*, Vol.CAS-33, No.5, 1986, p.511-525.
10. Angelov I., Rorsman N., Stenarson J., Garcia M., Zirath H., "An Empirical Table-Based FET Model", *IEEE Trans. on Microwave Theory and Techniques*, Vol. 47, No. 12, December 1999, p. 2350-2357.
11. Acar E., Dartu F., Pileggi L.T., "TETA: Transistor-level waweform evaluation for timing analysis", *IEE Trans. on CAD of ICAS*, Vol.21, No. 5, May 2002, p.605-616.
12. Shirakawa K., Shimiz M., Okubo N., and Daido Y., "A large signal characterization of a HEMT using a multilayered neural network," *IEEE Trans. Microwave Theory Technol.*, vol. 45, pp. 1630-1633, 1997.
13. Lewis D., Device model approximation using 2^N trees, *IEEE Trans on CAD*, Vol.9, No. 1 , Jan, 1990, p. 30-38.

14. Denisenko V. V., "An accurate circuit simulation using real MOS transistor instead of its mathematical model", In Proc. 1997 *International Symposium on Nonlinear Theory and its Applications (NOLTA'97)*, Honolulu, U.S.A., Nov.29-Dec.2, 1997, p.345-348.
15. Денисенко В.В. Проблемы схемотехнического моделирования КМОП СБИС. - "Компоненты и технологии", №3, 2002, с.74-78; продолжение - №4, 2002, с.100-104.
16. Денисенко В.В. Моделирование разброса параметров транзисторов в КМОП СБИС. - "Компоненты и технологии", 2003, №8, стр.40-45, продолжение в №9, стр. 32-39 и в №10.
17. Bendix P. Spice model quality: Process development viewpoint, *Quality Electronic Design, 2001 International Symposium on*, 26-28 March 2001, p.477 - 481.
18. Brooks B., Green K., Krick J., Vrotsos T., Weiser D., Standardization and Validation of compact models, Workshop on Compact Modeling at the 6th International Conference on Modeling and Simulation of Microsystems, San Francisco, Feb 25-27, 2002, p.653-656.
19. Booth R.V.H, "An extensible compact model description language and compiler. - Proc. of the Fifth IEEE Int. Workshop on Behavioral Modeling and Simulation. BMAS 2001, p. 39 -44.
20. Lemaitre L., McAndrew C., Hamm S., "ADMS - Automatic Device Model Synthesizer", IEEE 2002 Custom Integrated Circuits Conference, 2002, p.3-3-1 - 3-3-4.
21. Mierzwinski M., O'Halloran P., Troyanovsky B., Dutton R., "Changing the Paradigm for Compact Model Integration in Circuit Simulators Using Verilog-A", *Modeling and Simulation Microsystem*, Workshop on Compact Modeling, WCM, 2003.
22. Kasulasrinivas, V.R.; Carter, H.W.; Modeling and simulating semiconductor devices using VHDL-AMS, Proc. 2000 *IEEE/ACM International Workshop on Behavioral Modeling and Simulation*, 2000, p. 22 -27.
23. Chan M., Hu C., "The engineering of BSIM for the nanotechnology era and beyond", , - *Modeling and Simulation Microsystem*, Workshop on Compact Modeling, WCM, 2002, p.662-665.
24. Носов Ю.П., Петросянц К.О., Шилин В.А. "Модели элементов интегральной электроники", М.: Сов. радио", 1976.
25. Денисенко В.В., Попов В.П. Электронные цепи для моделирования физических процессов в полупроводниковых структурах методом прямых аналогий. - "Электронное моделирование", 1983, №6, с. 39-43.
26. Luryi S., Pacelli A., "Automatic generation of RF compact models from device simulation", Workshop on Compact Modeling at the 6th International Conference on Modeling and Simulation of Microsystems, San Francisco, Feb 25-27, 2002, p.702-709.
27. Pacelli A., Mastrapasqua M., Luryi S., "Generation of Equivalent Circuits from Physics-Based Device Simulation", IEEE Trans. on CAD of ICAS, Vol. 19, No. 11, Nov. 2000, p.1241- 1250.
28. Benchmarks for Compact MOSFET Models. August 16, 1995 - <http://www.eigroup.org/cm/>
29. Compact Model Council Homepage: <http://www.eigroup.org/cm/>.
30. McAndrew C. C., Practical Modeling for Circuit Simulation. IEEE Journal of Solid-State Circuits, Vol. 33, NO. 3, March 1998, p. 439-448.
31. Kim B., Ko J.-S., and Lee K., "A New Linearization Technique for MOSFET RF Amplifier Using Multiple Gated Transistors", IEEE MICROWAVE AND GUIDED WAVE LETTERS, VOL. 10, NO. 9, SEPTEMBER 2000 p.371-373.
32. Foty D., Bendix P., " An Executive Guide to MOS Transistor Modeling," FSA Fabless Forum, June 2001.
33. Thewes R., Linnenbank, Kollmer U., Burges S., Schaper U., Brederlow R., and Weber W., "Mismatch of MOSFET Small Signal Parameters Under Analog Operation," IEEE Electron Device Letters, Vol. 21, No. 12, Dec. 2000, p. 552-553
34. Croon J. A., Rosmeulen M., Decoutere S., Sansen W. and Maes H. E., "An Easy-to-Use Mismatch Model for the MOS Transistor", IEEE Journ. of Solid-State Circuits, Vol. 37, No. 8, Aug. 2002, p.1056-1064.
35. Biesemans, S.; Hendriks, M.; Kubicek, S.; De Meyer, K.; Practical accuracy analysis of some existing effective channel length and series resistance extraction methods for MOSFET's. Electron Devices, IEEE Transactions on , Volume: 45 , No. 6 June 1998, p.1310 - 1316.
36. Денисенко В.В. Особенности субмикронных МОП-транзисторов. - "Chip News", №7, 2002 г., с.27-37.
37. Langevelde R., Scholten A.J., Klaassen D.B.M., "MOS Model 11", MSM Workshop on Compact Modeling, San Juan, PR, April, 2002 (tutorial).
38. Bendix P. Detailed comparison of the SP2001, EKV and BSIM3 Model. - Modeling and simulation of microsystems 2002, p. 649-652.
39. Razavi B. CMOS Technology Characterization for Analog and RF Design. IEEE Journ. on Solid-State Circuits, Vol.34, No. 3, March 1999, p.p. 268-276.
40. Owen Li, "Fidelity Beyond Accuracy", Fabless Forum, Vol.6, June 1999, p.1-3.
41. Tsividis Y. P., Suyama K., "MOSFET Modeling for Analog Circuit CAD: Problems and Prospects", IEEE Journal of Solid-State Circuits, vol.29, March, 1994, pp.210-216.
42. SmartSpice BSIM3 Version 3, Application Note, Aug. 11, 2001, EDTN e-library Home, <http://edtn.bitpipe.com>.
43. Compact Model Council Meeting December 1998, San Francisco, 1998.
44. Degraeve R., Groeseneken G., De Wolf I., Maes H.E., "The effect of externally imposed on the hot-carrier-induced degradation of deep-sub micron nMOSFET's", IEEE Trans. on Electron Devices, Vol.44, No. 6, June 1997, p. 943-950.

45. Suzuki K., "Short Channel MOSFET model using a universal channel depletion width parameter", *IEEE Trans. on Electron Devices*, Vol. 47, No.6, June 2000, p.1202-1208.
46. Power J.A., Lane W.A., "An enhanced SPICE MOSFET model suitable for analog application", *IEEE Trans. on Computer-Aided Design*, Vol.11, No. 11, 1992, p. 1418-1425.
47. Miura-Mattausch M., Feldmann W., Rahm A., Bollu M., and Savignac D., "Unified complete MOSFET model for analysis of digital and analog circuits," *IEEE Trans. Computer-Aided Design*, vol. 15, 1996, p. 1-7.
48. Liu W., Jin X., Cao K.M., Hu C., *BSIM4.1.0 MOSFET Model. - User Manual*, Department of Electrical Engineering and Computer Sciences. University of California, Berkeley, CA 94720. The Regents of the UC, 2000
49. Loiko K.V., Peidous I.V., Ho H.-M. Lim D.H., "Simulation of narrow-width effect in sub-half-micron n-MOSFET with LOCOS isolation", 1998 intern. Conference on Modeling and Simulation of Microsystems, Semiconductor, Sensors and Actuators, MSM'98, Santa Clara, Calif., April 6-8, 1998, p.443-446.
50. Lee S. Kim C.S. Yu H.K., "Improved SPICE Modelling and Parameter Extraction for RF MOSFETs", *Proc. ESSDERC 2001*.
51. Allen R. Hefner, Jr. *Metrology for Simulation and Computer-Aided Design*. NIST Semiconductor Electronics Division. <http://www.eeel.nist.gov/812/33.htm>.
52. Liu W. and Hu C., "Notes and Bug Fixes for BSIM3v3.2.2", UC Berkeley, April 20, 1999.
53. Lee J.-S., Lee Y.-H., "Analytical model and characterization of abnormally structured MOSFETs", *IEEE Trans. on Electron Devices*, Vol.47, No.12, Dec., 2000, p.2352-2357.
54. Hammand M.Y, Schroder D.K., *Analytical Modeling of the partially -Depleted MOSFET. - IEEE Trans/ on ED*, vol.48, NO 2, Feb. 2001, p.252-258.
55. Myono T, *Modeling and parameter extraction technique for HV MOS devices with BSIM3v3 - A Journal for Circuit Simulation and SPICE modeling engineers - vol.11, No 7, July 2000, p.p.1-4.*
56. Rofail S.S., Seng Y.K., "Experimentally-based analytical model of deep-submicron LDD pMOSFET's in a Bi-MOS hybrid-mode environment", *IEEE Trans. on Electron Devices*, Vol.44, No.9, Sept., 1997, p. 1473-1482.
57. Xu S.; Gan, K.P.; Samudra, G.S.; Liang, Y.C.; Sin, J.K.O. "120 V Interdigitated-Drain LDMOS (IDLDMOS) on SOI Substrate Breaking Power LDMOS Limit", *IEEE Trans. on Electron Devices*, Vol.47, No.10, Oct., 2000, p.1980-1985.
58. Mizuta H., Wagner M., and Nakazato K., "The Role of Tunnel Barriers in Phase-State Low Electron-Number Drive Transistors (PLEDTs)", *IEEE Trans. on Electron Devices*, Vol. 48, No. 6, June, 2001, p.1103-1108.
59. Hu M.C., Jang S.L., "An analytical Fully-Depleted SOI MOSFET model considering the effects of self-heating and source/Drain resistance", *IEEE Trans. on Electron Devices*, Vol.45, No. 4, April 1998, p. 797-801.
60. Citterio M., Kierstead J., Rescia S., Radeka V., "Radiation effects on Si-JFET devices for front-end electronics", *IEEE trans. on Nuclear Science*, Vol. 43, No.3, June 1996, p. 1576-1584.
61. Chang J., Kordesch AI, Spratt A., "1999 FSA Modeling Survey Results", *Fabless Forum*, Vol.6, No.4, Dec. 1999, p.p. 13-14.
62. SmartLib: Product-independent SPICE model library, "Simulation Standard", Silvaco International, Santa Clara, CA, Volume 8, Number 10, October 1997.
63. Melville R. C., Moinian S., Feldman P., and Watson L., "Sframe: An efficient system for detailed DC simulation of bipolar analog integrated circuits using continuation methods," *Analog Integrated Circuits and Signal Processing*, vol. 3, pp. 163-180, 1993.
64. SmartSpice: Multi-platform Advanced Analog Circuit Simulator, Silvaco International, Santa Clara, CA, www.silvaco.com.
65. Joardar K., Gullapalli K.K., McAndrew C.C., Burnham M.E., Wild A., *An Improved MOSFET Model for Circuit Simulation*, *IEEE Transaction on Electron Devices*, Vol. 45, No. 1, January 1998, p.p. 134-148.
66. Sharam M., "Calibrating simulation tools for nanometer design", *IEEE Spectrum*, Vol. 36, No. 6, June, 1999, p.77-82.
67. MOSIS web site (<http://www.mosis.com>).
68. Gildenblat G., "Trends in surface-potential-based compact MOSFET models", *Fabless Forum*, Vol.6, March 1999, p.37-38.
69. Top five foundries by 2002 market share. - *Semiconductor business News*, May 5, 2003.
70. Duane M., "The role of TCAD in compact modeling", *Workshop on Compact Modeling, 5-th Int. Conf on Modeling and Simulation of Microsystem*, April 22-25, MSM 2002, p.719-721.
71. Denisenko V. V., "Spice-like simulation using real devices instead of their mathematical models", *Proc. 1998 Intern. Conf. on Modeling and Simulation of Microsystems, Semiconductors, Sensors and Actuators*, April 6-8, 1998, Santa Clara, CA, USA, p. 257-262.